

# Family list

1 application(s) for: **JP5062842B**

## 1 BIAS CIRCUIT

**Inventor:** SASAKI HIROYUKI ; IZAWA KAORU

**Applicant:** ROHM CO LTD

**EC:**

**IPC:** *H03F1/30*; H03F1/30; (IPC1-7): H03F1/30

**Publication** JP61248604 (A) - 1986-11-05  
**info:** JP5062842 (B) - 1993-09-09  
 JP1847938 (C) - 1994-06-07

**Priority Date:** 1985-04-26

.....  
 Data supplied from the **espacenet** database — Worldwide

特 許 公 報 (B 2) 平5-62842

Int. Cl.

H 03 F 1/30

識別記号

B

庁内整理番号

8836-5 J

公告 平成5年(1993)9月9日

発明の数 1 (全4頁)

発明の名称 バイアス回路

特 願 昭60-90327

公 開 昭61-248604

出 願 昭60(1985)4月26日

昭61(1986)11月5日

発 明 者 佐々木 浩行 京都府京都市右京区西院薄崎町21番地 ローム株式会社内

発 明 者 伊 澤 芳 京都府京都市右京区西院薄崎町21番地 ローム株式会社内

出 願 人 ローム株式会社 京都府京都市右京区西院薄崎町21番地

代 理 人 弁理士 飯本 正一

審 査 官 山 本 章 裕

参考文献 特公 昭57-21885 (JP, B 2)

1

特許請求の範囲

1 特定の電圧を分圧する分圧抵抗の接続点にコンデンサが接続されて一定のバイアス電圧を発生し、このバイアス電圧を増幅器に与えるバイアス回路であつて、

前記電圧の印加に応じて瞬時に立ち上がるとともに前記コンデンサが定常電圧に充電されたときその充電電圧より一定電圧だけ低い分圧点を持つ抵抗分圧回路と、

この抵抗分圧回路の前記分圧点の電圧と前記コンデンサの電圧とを比較する比較器と、

電源ラインと前記コンデンサとの間に抵抗を介して接続されて前記コンデンサの充電電圧が前記抵抗分圧回路の前記分圧点より低いとき、前記比較器が発生する出力をベースに受けて導通し、前記コンデンサに前記抵抗を介して充電電流を流すトランジスタと、

を備えたことを特徴とするバイアス回路。

発明の詳細な説明

〔産業上の利用分野〕

この発明は、増幅器に動作点を設定し、あるいは帰還回路に特定の直流レベルを設定するバイアス回路に係り、特に、バイアス電圧の立ち上がりスピードの高速化に関する。

〔従来の技術〕

第4図に示すように、バイアス回路は、電源電

2

圧 $V_{cc}$ を分圧抵抗2、4で分圧し、半導体集積回路で構成される場合、その分圧点に形成された端子8に電源電圧 $V_{cc}$ に含まれるノイズやリップル成分を除去するためのコンデンサ8が接続され、低抵抗2、4の分圧点に発生させた特定の電圧、たとえば、電圧 $V_{cc}/2$ は、低インピーダンス化を図るための増幅利得 $G_V$ を持たないバッファ増幅器10を介して出力端子12から取り出され、図示していない増幅器の入力バイアスや増幅器の帰還回路の直流レベルを設定する帰還バイアスに供給される。

〔発明が解決しようとする問題点〕

このようなバイアス回路に付加されているコンデンサ8に容量の大きなものを用いて抵抗との時間定数を大きくすれば、電源からのノイズやリップル成分の除去比を高くできるが、その分だけ電源の投入からバイアス電圧出力の立ち上がりに時間がかかり、定常電圧値への到達が遅くなる欠点がある。

そこで、この発明は、電源からのノイズやリップル成分の除去比を向上させるとともに、バイアス電圧出力の立ち上がりを急速化しようとするものである。

〔問題点を解決するための手段〕

この発明のバイアス回路は、特定の電圧を分圧する分圧抵抗の接続点にコンデンサが接続されて

一定のバイアス電圧を発生し、このバイアス電圧を増幅器に与えるバイアス回路であつて、前記電圧の印加に応じて瞬時に立ち上がるとともに前記コンデンサが定常電圧に充電されたときその充電電圧より一定電圧だけ低い分圧点を持つ抵抗分圧回路と、この抵抗分圧回路の前記分圧点の電圧と前記コンデンサの電圧とを比較する比較器と、電源ラインと前記コンデンサとの間に抵抗を介して接続されて前記コンデンサの充電電圧が前記抵抗分圧回路の前記分圧点より低いとき、前記比較器が発生する出力をベースに受けて導通し、前記コンデンサに前記抵抗を介して充電電流を流すトランジスタとを備えたことを特徴とする。

〔作用〕

したがつて、この発明は、電源の投入時、コンデンサにプリチャージ回路によつて充電電流を補充し、コンデンサの充電時間を短縮することによつて、バイアス電圧出力の立ち上がりを速めている。

したがつて、コンデンサの容量を大きくでき、電源からのノイズおよびリップル成分の除去比を高めることが可能である。

〔実施例〕

以下、この発明の実施例を図面を参照して詳細に説明する。

#### 第1実施例

第1図はこの発明のバイアス回路の実施例を示し、第4図に示すバイアス回路と同一部分には同一符号を付してある。

第1図に示すように、このバイアス回路には、電源の投入時、すなわち、電圧 $V_{cc}$ の印加時、コンデンサ8を急速に充電するプリチャージ回路20が付加されている。このプリチャージ回路20には、ダイオード22を介在させた分圧抵抗24、26によつて分圧回路が構成されている。

この実施例の場合、分圧抵抗24の抵抗値 $R_2$ 、 $R_4$ は、電源電圧 $V_{cc}$ の midpoint バイアスを得るため、 $R_2 = R_4$ に設定されており、分圧抵抗24、26の抵抗値 $R_{2a}$ 、 $R_{2b}$ も同様に、 $R_{2a} = R_{2b}$ に設定されている。このとき、ダイオード22のカソードにおける分圧点電位は、分圧抵抗24の分圧点電位と比較し、定常状態ではダイオード22の順方向降下 $V_F$ の1/2の値( $V_F/2$ )だけ低い値に設定されている。

これら分圧点電位を比較するため、電圧比較器28がダイオード22のカソード側を反転入力端子(−)側にして設置され、その比較出力はコンデンサ8に充電電流を流すためのスイッチング素子としてのトランジスタ30のベースに加えられる。トランジスタ30のコレクタ側には、電流制限用抵抗32が挿入され、その導通時にはコンデンサ8にプリチャージ電流が流れるようになっている。

以上の構成に基づき、その動作を第2図を参照して説明する。

電源の投入時、C点の電位は瞬時に立ち上がり、一方、B点の電位はコンデンサ8が未充電であるため、C点の電位より低くなり、比較器28の出力はL(低電位)レベルとなる。この出力によつて、トランジスタ30が導通し、電源電圧 $V_{cc}$ から抵抗32を通じてコンデンサ8にプリチャージ電流が流れる。

この結果、第2図に示す充電特性Xの区間aのように、コンデンサ8は急速に充電される。この充電は、B点の電位 $V_b$ が、中点電位 $V_{cc}/2$ よりダイオード22の順方向降下 $V_F$ の1/2だけ低い電位 $V_c (= V_{cc}/2 - V_F/2)$ に到達するまで行われる。

また、このとき、トランジスタ30の導通によつて、抵抗2に対して抵抗32が並列に接続されることになり、たとえば、抵抗2の抵抗値を $R_2$ 、抵抗32の抵抗値を $R_{32}$ とし、 $R_2 > R_{32}$ のとき、 $R_2 \cdot R_{32} / (R_2 + R_{32}) < R_{32}$ となり、コンデンサ8の充電電流をより大きくすることができ、B点の電位 $V_b$ は、中点電位 $V_{cc}/2$ よりダイオード22の順方向降下 $V_F$ の1/2、すなわち $V_F/2$ だけ低い電位 $V_c$ に速やかに到達させることができる。

この結果、比較器28の出力はH(高電位)レベルとなり、トランジスタ30は非導通状態となり、この時点からコンデンサ8の充電は、抵抗2のみを介して行われ、第2図の充電特性Xの区間bの充電となる。この場合、コンデンサ8は予めプリチャージされるので、定常電圧に移行する時間はその分だけ速くなり、プリチャージ回路20を設置しないで抵抗2のみで充電する場合(第2図の充電特性Yによる充電電圧 $V_y$ )に比較し、定常のバイアス電圧出力に移行する全時間はただけ速くなる。

なお、第2図に示す充電特性Xの区間a、bの電圧をそれぞれ $V_{as}$ 、 $V_{ab}$ とすると、これらは、次の通りである。

$$V_{as} = R_1 / (R_1 + R_2) \cdot V_{cc} \cdot \{1 - \exp(-t / C_8 \cdot R_2)\} \quad \cdots (1)$$

$$V_{ab} = V_{as} = R_1 / (R_1 + R_2) \cdot V_{cc} \cdot \{1 - \exp(-t / C_8 \cdot R_2)\} \quad \cdots (2)$$

ただし、式(1)、(2)において、 $R_1$ は抵抗4の抵抗値、 $C_8$ はコンデンサ8の容量、 $R_2$ は抵抗2、32の並列回路の合成抵抗値 $(=R_2 \cdot R_{32} / (R_2 + R_{32}))$ である。

#### 第2実施例

第3図はプリチャージ回路20の具体的な実施例を示しており、電圧比較器28はトランジスタ34、36、抵抗38および定電流源40からなる差動増幅型比較器で構成され、前記トランジスタ30は、トランジスタ42、44および抵抗46からなるダーリントン接続回路で構成されている。第3図において、B、Cは、第2図のB点、C点に対応する。したがって、このような回路によれば、極めて簡単な構成で、バイアス電圧出力の立ち上がりの急速化が容易に実現される。

(発明の効果)

以上説明したように、この発明によれば、電源の投入時、コンデンサにプリチャージ回路によって充電電流を補充し、コンデンサの充電時間を短縮してバイアス電圧出力の立ち上がりを高速化できることにより次のような効果が得られる。

- (a) 電源の投入と同時に安定したバイアス電圧出力を得ることができる。
- (b) プリチャージによって電圧の立ち上がりを速くすることができるので、コンデンサの容量や分圧抵抗の抵抗値を大きくすることができ、電源からのノイズおよびリップル成分の除去比を高めることができる。

#### 図面の簡単な説明

第1図はこの発明のバイアス回路の実施例を示す回路図、第2図はその充電特性を示すグラフ、第3図はプリチャージ回路の具体的な回路構成を示す回路図、第4図は従来のバイアス回路を示す回路図である。

2、4、24、26……分圧抵抗、8……コンデンサ、20……プリチャージ回路、22……ダイオード、28……電圧比較器、30……トランジスタ、32……抵抗。

第1図



